

PTO 2003-782

Japan, Kokai

1-223586

IC CARD TESTING SYSTEM

[IC Kado Tesuto Hoshiki]

Kazuhiko Omichi and Toru Shinagawa

UNITED STATES PATENT AND TRADEMARK OFFICE

Washington, D.C.

December, 2002

Translated by: Schreiber Translations, Inc.

Country : Japan
Document No. : 1-223586
Document type : Kokai
Language : Japanese
Inventors : Kazuhiko Omichi and Toru Shinagawa
Applicant : Hitachi Maxell, Ltd.
IPC : G 06 K 19/00
B 42 D 15/02
G 06 K 17/00
Application date : March 3, 1988
Publication date : September 6, 1989
Foreign Language Title : IC Kado Tesuto Hoshiki
English Title : IC CARD TESTING SYSTEM

1. Title of the Invention: IC CARD TESTING SYSTEM

2. Claims

1. An IC card testing system, characterized by the fact that in an IC card that has a processor, a nonvolatile memory for storing programs of the processor, and a volatile memory which stores data and is not backed up by an internal power source or a memory which can be volatilized and exchanges data with an external device, it is equipped with a detection means that detects a stored information showing the storage of a processing program for confirming operations from the information being sent from the above-mentioned external device, a program writing means that stores the information of the above-mentioned processing program sent in accordance with the detection of the above-mentioned stored information by the detection means into the above-mentioned volatile memory or the above-mentioned memory which can be volatilized, and a program implementation means that implements an instruction being sent from the above-mentioned external device by starting the above-mentioned processing program when the instruction is an instruction for implementing the above-mentioned processing program.

2. The IC card testing system of Claim 1, characterized by

*Numbers in the margin indicate pagination in the foreign text.

the fact that the memory which can volatile data is an EEPROM;
and its stored contents are erased after confirming the
operations.

3. Detailed explanation of the invention

(Industrial application field)

The present invention pertains to an IC card testing system.
Specifically, the present invention pertains to an improvement of
an IC card testing system that does not leave a test program in
an IC card.

(Prior art)

Credit systems in product transactions, or bank
payment/deposit systems for exchanging cashes, or various kinds
of exact calculation systems in hospitals or employee restaurants
are put into practice as systems using IC cards. In these
systems using the IC cards, however in the systems using the IC
cards, its illegal use causes a big program.

The IC card is usually built with microprocessor, memory,
and interface for exchanging data with external devices. For
example, it is mounted in a host computer or an IC card /2
reader/writer as one of the external devices, and a command group
transmitted from the external device is decoded, and in
accordance with the operation programs stored in the memory, the
access of the memory such as writing, reading, and erasing of
data is implemented. The result is sent back as a response to
the command to the external storage device, and in this sequence,

the data are exchanged with the external device.

In such a conventional IC card, testing for confirming the operations of the IC card is required before issuing the card. A program for confirming the operations (hereinafter, referred as an operation test program) is written along with various kinds of operation programs in a mask ROM in a microcomputer.

(Problems to be solved by the invention)

Accordingly, when the IC cards are used or operated, the operation test program remains in the IC card. As a result, data can be read out or written into the IC card by the operation test program. Therefore, the conventional IC card is deficient for its secrecy and reliability.

Also, since the operation test program which is not required for using and operating exists in a nonvolatile memory in a microcomputer, the storage area of general operation programs becomes an area other than that, and its length is restricted.

(Means to solve the problems)

The means in the IC card testing system of the present invention for achieving such a purpose is characterized by the fact that in an IC card that has a processor, a nonvolatile memory for storing programs of the processor, and a volatile memory which stores data and is not backed up by an internal power source or a memory which can be volatilized and exchanges data with an external device, it is equipped with a detection means that detects a stored information showing the storage of a processing program for confirming operations from the information

being sent from the external device, a program writing means that stores the information of the processing program sent in accordance with the detection of the stored information by the detection means into the volatile memory or the memory which can be volatilized, and a program implementation means that implements an instruction being sent from the external device by starting the processing program when the instruction is an instruction for implementing the processing program.

(Operation)

Thus, whether or not the information being transmitted from an external device is an operation test program of an IC card is detected by the detection means, and if it is detected, the information of the operation test program is written into the volatile memory or the memory. which can be volatilized. by the test program writing means. Then, after finishing the writing, since the program is implemented by the program implementation means, the operations of the IC card can be tested. At the same time, after confirming the operations, if the IC card is discharged from the testing device, the operation test program is erased in the volatile memory, and the data related to the operation test program can be erased in the memory that can volatilize the data.

As a result, when the IC card is used or operated, the operation test program does not exist in the IC card, and the space of the volatile memory or the space of the memory which can volatilize data can be utilized as a work area of the operation

programs. Therefore, the IC card with excellent secrecy and reliability can be issued.

(Application example)

Next, an application example of the present invention is explained in detail referring to the figures.

Figure 1 is a block diagram showing the internal constitution of an IC card showing an application example of the present invention. Figure 2 is an illustrative diagram showing a memory map in the IC card in a testing operation. Figure 3 is a /3 flow chart showing the test processing.

In Figure 1, 10 is an IC card that is mounted in an IC card reader/writer (or a host computer) and exchanges data with the IC card reader/writer, and 8 is its information processing part (microprocessor, MPU). Then, control programs or basic processing programs or operation programs of the MPU 8 are stored in a ROM (including mask ROM, PROM, and EEPROM) 4.

In a normal operation, the MPU 8 implements a prescribed processing in accordance with the programs stored in the ROM 4, data transferred from an external device or readout data or result data are temporarily stored in the RAM 5 as a volatile memory, and the data are exchanged with the external devices such as IC card reader/writer. Also, in this case, there is no internal power source, and power sources of RAM 5, etc., are provided from the external devices. Therefore, the RAM 5 is not backed up by an internal power source.

Here, the MPU 8 consists of identification means 2, arithmetic processing part 3, test program writing means 6, and test program implementation means 7 as its functional blocks. Then, part or all of these constituent elements may be realized by circuits as the hardware or may also be realized by implementing the corresponding each processing program in the RAM 5 or ROM 4. Furthermore, they may also be realized by the combination of the hardware and the software.

Accordingly, the above-mentioned constitution and its operation as the characteristic of the present invention are mainly explained according to the processing flow of Figure 3.

An input and output device 1 is an interface with an external device, and at step (1) of Figure 3, the input and output device 1 receives a data block transmitted from a testing device (here, the IC card 10 is mounted in a testing device corresponding to the IC card reader/writer) and transmitted to the identification means 2. In the data block, a mode identification information part for identifying the mode (the kind of processing) being processed by itself exists, and at the next step (2), it is identified by the identification means 2. In other words, the mode identification information showing its own mode in the data block is decoded, or its matching is detected, so that it is identified that the operation test program is written or the operation test program is implemented or a general processing program is implemented. Also, as a transmission format of the data block, for example, initial start

code, command code or response code, mode identification information, transmission data, and final end code are arranged. In the transmission data block from the testing device (IC card reader/writer), the command code is inserted into the second position, and as response from the IC card 2, the response code is inserted into the second position.

On the other hand, in the above-mentioned identification, if it is discriminated that the mode identification information of the data block being transmitted from the testing device (IC card reader/writer) shows the storage of the operation test program, the test program writing means 6 is started by the identification means 2. Accordingly, as shown at step (3), the test program writing means 6 receives the data existing in the data block transmitted from the testing device via the identification means 2 and sequentially writes the data into an operation test program area 51 of the address space allocated in the RAM 5 shown in Figure 2.

On the other hand, in the decision at the above-mentioned step (2), if it is decided that the contents shown in the mode identification information do not correspond to the operation test program, the flow proceeds to a of step (3), and the processing is finished by implementing the operation program designated in advance. Also, the operation program in this case may be designated by the operation program of the processing corresponding to the result identified by the identification means 2.

If writing of the operation test program is finished, an operation test program start instruction transmitted from the testing device is transferred from the identification means 2 to the arithmetic processing part 3 at step (4), and the arithmetic processing part 3 decodes it and starts the test program implementation means 7. Accordingly, the operation test program written in the RAM 5 is implemented by the test program implementation means 7. Then, according to the instruction from the testing device, the basic operations of the IC card 10 about the transmission and reception and the memory access of the IC card such as data writing into the RAM 5 and the ROM 4 (EEPROM or when part of it is EEPROM), readout, erasure, and data transmission to the outside are confirmed. /4

If the test item of such one operation confirmation is finished, whether or not the operation confirmation is finished is decided at step (5) by the test program implementation means 7, and if the operation confirmation is not finished, the flow returns to step (4). An instruction from the testing device is received, and the next test operation is confirmed. Then, such a processing is repeated.

The IC card of which the operations have been confirmed in this manner is then discharged from the testing device. If the IC card 10 does not have a backup power source, the operation test program in the RAM 5 is simultaneously erased at that time.

Thus, only when the IC card operations are confirmed by card maker, etc., the operation test program exists in the IC card,

and otherwise, it does not exist. For this reason, when the IC card is used or operated, an illegal use of readout, write, etc., of data in the IC card by utilizing the operation test program remaining in the card is prevented.

Also, in the above-mentioned case, in case part or all of each constituent element of the identification means 2, arithmetic processing part 3, test program writing means 6, and test program implementation means 7 are stored as programs in the RAM 5, the programs corresponding to these functions are stored in the RAM 5 according to the processing program of the ROM 4 prior to the above-mentioned processing.

Figure 2 shows a memory map in the IC card when the operations are confirmed. An operation test program input from the outside is written into a specific allocated area 51 in the RAM 5 and implemented, however when the card is used or operated after the operation confirmation, the RAM space of the area 51 is utilized as a work area of operation programs.

Here, 52 is a work area left to confirm the operations of the operation test program, and 53 and 54 are a data area in the address space allocated to the ROM 4 and a storage area of the operation programs.

As explained above, in the application example, the RAM is used as a volatile memory, however needless to say, an EEPROM which can be volatilized may also be used. Also, in case the EEPROM is used, the contents of the area into which the operation test program is written are erased from the rear.

Also, in this application example, the mode identification information is put into the data block, and whether or not the operation test program is stored is identified by the mode identification means. However, it may be simply a means that can detect it from the transmitted information and is not limited to the mode identification means.

In this application example, the type in which commands and data are inserted into the data block and transmitted is mentioned, however needless to say, the commands and the data may also be independently transmitted.

(Effects of the invention)

As explained above, according to the present invention, whether or not the information being transmitted from an external device is an operation test program of an IC card is detected by the detection means, and if it is detected, the information of the operation test program is written into the volatile memory or the memory. which can be volatilized. by the test program writing means. Then, after finishing the writing, since the program is implemented by the program implementation means, the operations of the IC card can be tested. At the same time, after confirming the operations, if the IC card is discharged from the testing device, the operation test program is erased in the volatile memory, and the data related to the operation test program can be erased in the memory that can volatilize the data.

As a result, when the IC card is used or operated, the operation test program does not exist in the IC card, and the

space of the volatile memory or the space of the memory which can volatilize data can be utilized as a work area of the operation programs. Therefore, the IC card with excellent secrecy and reliability can be issued.

4. Brief description of the figures

Figure 1 is a block diagram showing the internal constitution of an IC card which is an application example of the present invention. Figure 2 is an illustrative diagram showing a memory map in the IC card at a time of a test operation. Figure 3 is a flow chart showing the test processing.

- 1 Input and output device
- 2 Identification means
- 3 Processing device
- 4 ROM
- 5 RAM
- 6 Test program writing means
- 7 Test program implementation means
- 8 Information processing part
- 10 IC card

Figures 1-3.

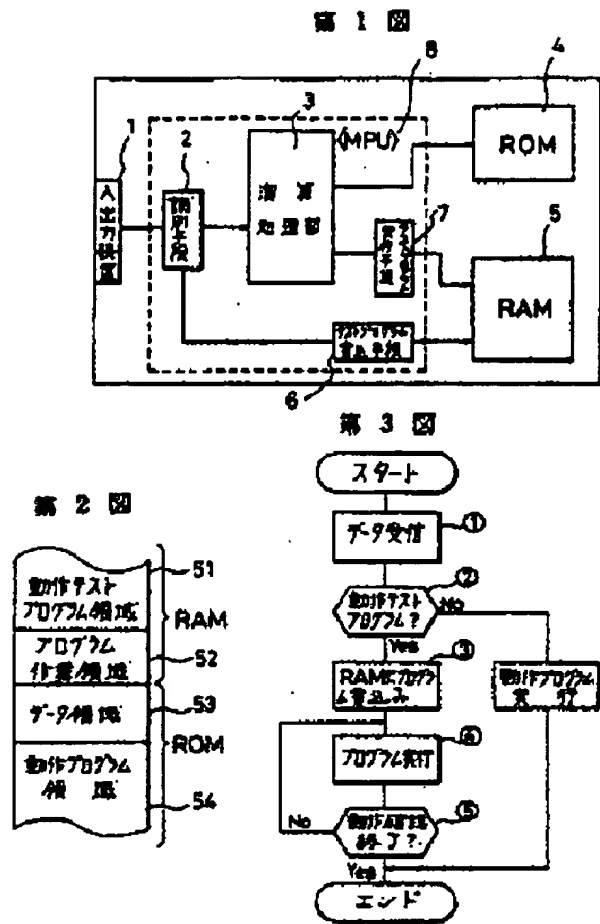


Figure 1:

- 1 Input and output device
- 2 Identification means
- 3 Processing device
- 6 Test program writing means
- 7 Test program implementation means

Figure 2:

- 51 Operation test program area
- 52 Program work area
- 53 Data area
- 54 Operation program area

Figure 3:

- A. Start
- B. End
- (1) Data reception
- (2) Operation test program ?
- (3) Writing of a program into the RAM
- (3)a Operation program implementation
- (4) Program implementation
- (5) Operation confirmation end ?

CLIPPEDIMAGE= JP401223586A

PAT-NO: JP401223586A

DOCUMENT-IDENTIFIER: JP 01223586 A

TITLE: IC CARD TESTING SYSTEM

PUBN-DATE: September 6, 1989

INVENTOR-INFORMATION:

NAME

OMICHI, KAZUHIKO

SHINAGAWA, TORU

ASSIGNEE-INFORMATION:

NAME

HITACHI MAXELL LTD

COUNTRY

N/A

APPL-NO: JP63050050

APPL-DATE: March 3, 1988

INT-CL (IPC): G06K019/00;B42D015/02 ;G06K017/00

US-CL-CURRENT: 235/487

ABSTRACT:

PURPOSE: To increase confidentiality and reliability by executing a program after an action test program from an external device is written to a RAM.

CONSTITUTION: It is detected whether or not an MPU 8 of an IC card 10 is concerning the action program of a card for the information transmitted from an external device. By the detection, the information of the action test program is written in a RAM 5 by a writing means 6. After the writing is completed, the program is executed by an executing means 7. Next, after the test action is confirmed, the card 10 is discharged from a test device and the contents of the RAM 5 are erased.

COPYRIGHT: (C)1989,JPO&Japio

⑫ 公開特許公報(A) 平1-223586

⑤Int. Cl.⁴ 識別記号 庁内整理番号 ⑬公開 平成1年(1989)9月6日
 G 06 K 19/00 J-6711-5B
 B 42 D 15/02 3 3 1 J-8302-2C
 G 06 K 17/00 B-6711-5B 審査請求 未請求 請求項の数 2 (全5頁)

⑭発明の名称 ICカードテスト方式

⑯特 願 昭63-50050

⑰出 願 昭63(1988)3月3日

⑱発 明 者 大 道 和 彦 大阪府茨木市丑寅1丁目1番88号 日立マクセル株式会社
内⑲発 明 者 品 川 徹 大阪府茨木市丑寅1丁目1番88号 日立マクセル株式会社
内

⑳出 願 人 日立マクセル株式会社 大阪府茨木市丑寅1丁目1番88号

㉑代 理 人 弁理士 梶山 信是 外1名

明 細 書

1.発明の名称 ICカードテスト方式

2.特許請求の範囲

(1) プロセッサと、このプロセッサのプログラムを記憶する不揮発性メモリと、データ等を記憶する、内部電源でバックアップされていない揮発性メモリ若しくは揮発させることが可能なメモリとを有し、外部装置との間でデータの授受を行うICカードにおいて、前記外部装置から送出される情報のうちから動作確認のための処理プログラムを格納することを示す格納情報を検出する検出手段と、この検出手段が前記格納情報を検出したときにそれに応じて送出された前記処理プログラムの情報を前記揮発性メモリ若しくは前記揮発させることが可能なメモリに格納するプログラム書き込み手段と、前記外部装置から送出される命令が前記処理プログラムを実行する命令であるときに前記処理プログラムを起動して実行するプログラム実行手段とを備えることを特徴とするICカードテスト方式。

(2) データを揮発させることが可能なメモリはEEPROMであり、動作確認後にその記憶内容が消去されることを特徴とする請求項1記載のICカードテスト方式。

3.発明の詳細な説明

〔産業上の利用分野〕

この発明は、ICカードテスト方式に関し、詳しくはICカードの内部にテストプログラムを残さないで済むようなICカードテスト方式の改良に関する。

〔従来の技術〕

商品取引でのクレジット方式とか、現金の受け渡しを行う銀行の支払/預金方式、病院とか社員食堂等における各種の精算方式などがICカードを用いる方式として実用化されているが、このようなICカードによる方式では、その不正使用が大きな問題となる。

ICカードは、通常、内部にマイクロプロセッサとメモリ、そして外部装置との間でデータの授受を行うためのインタフェース等を内蔵してい

て、例えば、外部装置の 1 つであるホストコンピュータとか、IC カードリーダ・ライタに装着されて使用され、外部装置から発信されたコマンド群を IC カードの内部制御プログラムが解釈し、メモリに記憶された動作プログラムに従って、そのメモリのアクセス、例えばデータの書き込み、読出し及び消去等を実行し、その結果をコマンドに対するレスポンスとして外部記憶装置に返答するシーケンスに従って外部装置との間でデータの授受を行う。

従来、このような IC カードでは、カード発行以前に IC カードの動作を確認するためのテストを行う必要がある。そのための動作確認用のプログラム（以下動作テストプログラム）が各種の動作プログラムと同時にマイクロコンピュータ内部のマスク ROM に書き込まれている。

〔解決しようとする課題〕

そこで、IC カードを使用する時とか、その運用時に IC カード内部に動作テストプログラムが残されたままとなっている。その結果、IC カー

ド内部のデータの読出し、書き込みがこの動作テストプログラムによって実行可能となる。したがって、従来の IC カードは、その機密性、信頼性に欠ける欠点がある。

また、使用時、運用時には必要としない動作テストプログラムがマイクロコンピュータ内部の不揮発性メモリに存在することから、一般の動作プログラムの格納領域がそれ以外の領域となり、その長さが規制されている。

この発明は、このような従来技術の欠点を解消するものであって、動作テストプログラムを残さないで済み、機密性、信頼性に優れた IC カードを発行できる IC カードテスト方式を提供することを目的とする。

〔課題を解決するための手段〕

このような目的を達成するためのこの発明の IC カードテスト方式における手段は、プロセッサと、このプロセッサのプログラムを記憶する不揮発性メモリと、データ等を記憶する、内部電源でバックアップされていない揮発性メモリ若しくは

揮発させることが可能なメモリとを有し、外部装置との間でデータの授受を行う IC カードにおいて、外部装置から送出される情報のうちから動作テストプログラムを格納することを示す格納情報を検出する検出手段と、この検出手段が格納情報を検出したときにそれに応じて送出された動作テストプログラムの情報を揮発性メモリ若しくは揮発させることが可能なメモリに格納するプログラム書き込み手段と、外部装置から送出される命令が動作テストプログラムを実行する命令であるときに動作テストプログラムを起動して実行するプログラム実行手段とを備えるものである。

〔作用〕

このように、外部装置から送信される情報に対して検出手段によって IC カードの動作テストプログラムについてのものか否かを検出し、それが検出されると、動作テストプログラムの情報がテストプログラム書き込み手段により揮発性メモリ若しくは揮発させることが可能なメモリ内へ書き込まれて行く。そして、書き込み終了後にそのプログラ

ムがプログラム実行手段により実行されるので、IC カードの動作テストを行うことができ、かつ動作確認後には、IC カードがテスト装置から排出されると揮発性メモリでは、動作テストプログラムが消去され、また、データを揮発させることが可能なメモリでは、動作テストプログラムに関するデータを消去することができる。

その結果、IC カードの使用時或いは運用時には、IC カード内部に動作テストプログラムは存在せず、揮発性メモリの空間若しくはデータを揮発させることが可能なメモリの空間は、動作プログラムのワークエリアとして利用できるようになる。したがって、機密性、信頼性に優れた IC カードを発行することができる。

〔実施例〕

以下、この発明の一実施例について図面を参照して詳細に説明する。

第 1 図は、この発明の一実施例を示す IC カードの内部構成を示すブロック図、第 2 図は、テスト動作時における IC カード内のメモリマップを

示す説明図、第3図は、そのテスト処理のフローチャートである。

第1図において、10は、ICカードリーダー・ライター（又はホストコンピュータ）に装着されて、ICカードリーダー・ライターとの間でデータの授受を行うICカードであって、8は、その情報処理部（マイクロプロセッサ、MPU）である。そして、このMPU8の制御プログラムとか基本的処理プログラムや動作プログラムがROM（マスクROM、PROM、EEPROMを含む）4に記憶されている。

通常の動作においては、MPU8がROM4に記憶されたプログラムに従って、所定の処理を実行し、揮発性メモリであるRAM5に外部装置から転送されたデータとか、読出しデータ、結果データ等が一時的に記憶されて、ICカードリーダー・ライター等の外部装置との間でデータの授受が行われる。なお、この場合、内部電源はなく、RAM5等の電源は外部装置から供給される。したがって、RAM5は内部電源でバックアップされて

いない。

MPU8は、その機能ブロックとして、ここでは、識別手段2、演算処理部3、テストプログラム書込み手段6、そしてテストプログラム実行手段7とにより構成されている。なお、これら構成要素の一部或いは全部は、ハードウェアとして回路により実現されても、また、RAM5或いはROM4に記憶された対応する各処理プログラムを実行することで実現されてもよい。さらにこれらは、ハードウェアとソフトウェアとの組合せで実現されてもよい。

そこで、以下は、この発明の特徴である前記の構成とその動作を中心にして第3図の処理の流れに従って説明する。

入出力装置1は、外部装置とのインタフェースであって、第3図のステップ①において、入出力装置1がテスト装置（ここでは、ICカード10がICカードリーダー・ライターに対応するテスト装置に装着されているものとする）から送信されたデータブロックを受信し、それを識別手段2に送

出する。データブロックには、自己が処理するモード（処理の種類）を識別するモード識別情報部分があって、次のステップ②において、識別手段2によりそれが識別される。すなわち、データブロック中の自己のモードを表すモード識別情報がデコードされ、又はその一致が検出されることで動作テストプログラムを書込むのか、動作テストプログラムを実行するのか、一般の処理プログラムを実行するのが識別される。なお、ここでのデータブロックの伝送フォーマットとしては、例えば、その最初に開始コード、次にコマンドコード又はレスポンスコード、その次にモード識別情報、そして送信データ、最後に終了コード等が配列されてなるものであって、テスト装置（ICカードリーダー・ライター）側からの送信データブロックには、第2番目の位置にコマンドコードが挿入され、ICカード2側からの応答は、第2番目にレスポンスコードが挿入される。

さて、前記の識別においてテスト装置（ICカードリーダー・ライター）側から送出されるデータブ

ロックのモード識別情報が動作テストプログラムの格納を示すものであると判別されると、識別手段2によりテストプログラム書込み手段6が起動される。そこで、ステップ③に示すように、テストプログラム書込み手段6は、テスト装置側から送出されたデータブロックにあるデータを識別手段2を介して受け入れ、そのデータを第2図に示すRAM5内に割り当てられたアドレス空間のうちの動作テストプログラム領域51へ順次書込んで行く書込み処理を実行する。

一方、前記ステップ②の判定において、モード識別情報に示される内容が動作テストプログラムに対するものでないと判定された場合には、ステップ④aへと移行して、あらかじめ指定された動作プログラムを実行して処理を終了する。なお、この場合の動作プログラムは、識別手段2により識別した結果に対応した処理の動作プログラムが指定されるものであってもよい。

動作テストプログラムの書込みが終了すると、ステップ④にて、テスト装置から送出された動作

テストプログラム起動命令が識別手段2から演算処理部3に手渡され、演算処理部3がそれをデコードし、テストプログラム実行手段7を起動する。そこで、テストプログラム実行手段7によりRAM5に書込まれている動作テストプログラムが実行される。そして、テスト装置からの命令に従ってRAM5及びROM4（EEPROMのとき、又はその一部がEEPROMのとき）へのデータ書込み、読出し、消去、外部へのデータ送信などのICカードの送受信・メモリアクセス等についてのICカード10の基本動作の確認処理が行われる。

このような1つの動作確認のテスト項目が終了すると、ステップ⑤で動作確認が終了したかをテストプログラム実行手段7が判定し、動作確認が終了していないときには、ステップ④へと戻り、テスト装置側からの命令を受けて次のテスト動作について動作確認処理がなされる。そしてこのような処理が繰り返される。

このようにして、その動作が確認されたICカ

ードは、その後、テスト装置から排出される。テスト装置からICカード10が排出されるとICカード10は、バックアップ電源を持っていないのでRAM5内の動作テストプログラムがそのとき同時に消去される。

このことによりカード製造者等によるICカード動作確認時のみ、ICカード内に動作テストプログラムが存在し、それ以外では存在しないことになり、このことから、ICカード使用時或いは運用時に、カード内に残っている動作テストプログラムを利用してのICカード内のデータの読出し、書込みなどの不正使用が防止される。

なお、前記の場合、識別手段2、演算処理部3、テストプログラム書込み手段8、そしてテストプログラム実行手段7のそれぞれの構成要素の一部或いは全部がRAM5にプログラムとして記憶される場合には、前記処理に先立って、ROM4の処理プログラムに従ってRAM5にこれら機能に対応するプログラムが格納されることになる。

第2図にその動作確認時のICカード内のメモ

リマップを示す。外部から入力された動作テストプログラムは、RAM5内の特定の割り当てられた領域51に書込まれ、実行されるが、動作確認後の使用時或いは運用時には、この領域51のRAM空間は、動作プログラムのワークエリアとして利用される。

ここで、52は、動作テストプログラムの動作確認を行うために残されたワーク領域であり、53、54は、ROM4に割り当てられたアドレス空間におけるデータ領域及び動作プログラムの格納領域である。

以上説明してきたが、実施例では、揮発性メモリとしてRAMを用いているが、揮発可能なEEPROMを用いてもよいことはもちろんである。なお、EEPROMを用いる場合には、動作テストプログラムを書き込んだ領域の内容を後から消す処理をすることになる。

また、実施例では、データブロックにモード識別情報をおき、モード識別手段により動作テストプログラムの格納か否かの識別をしているが、こ

れは、単に、伝送された情報からそれを検出できる手段であればよく、モード識別を行う手段によることに限定されるものではない。

実施例では、データブロックにコマンドとデータとを挿入して伝送している形式のものを挙げているが、これは、コマンドとデータとが独立に伝送されるものであってもよいことはもちろんである。

〔発明の効果〕

以上説明したように、この発明では、外部装置から送信される情報に対して検出手段によってICカードの動作テストプログラムについてのものか否かを検出し、それが検出されると、動作テストプログラムの情報がテストプログラム書込み手段により揮発性メモリ若しくは揮発させることが可能なメモリ内へ書込まれて行く。そして、書込み終了後にそのプログラムがプログラム実行手段により実行されるので、ICカードの動作テストを行うことができ、かつ動作確認後には、ICカードがテスト装置から排出されると揮発性メモリ

では、動作テストプログラムが消去され、また、データを揮発させることが可能なメモリでは、動作テストプログラムに関するデータを消去することができる。

その結果、ICカードの使用時或いは運用時には、ICカード内部に動作テストプログラムは存在せず、揮発性メモリの空間若しくはデータを揮発させることが可能なメモリの空間は、動作プログラムのワークエリアとして利用できるようになる。したがって、機密性、信頼性に優れたICカードを発行することができる。

4. 図面の簡単な説明

第1図は、この発明の一実施例を示すICカードの内部構成を示すブロック図、第2図は、テスト動作時におけるICカード内のメモリマップを示す説明図、第3図は、そのテスト処理のフローチャートである。

1…入出力装置、2…識別手段、3…処理装置、4…ROM、5…RAM、8…テストプログラム読み込み手段、7…テストプログラム実行手段、

8…情報処理部、10…ICカード。

特許出願人 日立マクセル株式会社

代理人 弁理士 堀山 信 是
弁理士 山 本 富士男

